

1 En un computador con palabras y direcciones de 16 bits, con direccionamiento a nivel de palabra, se ejecuta el siguiente fragmento de código en el que el tamaño de cada instrucción se indica como comentario. Considere que a partir de la dirección de memoria H'1008 se encuentran almacenados respectivamente los siguientes datos: H'0001, H'0002, H'0003, H'0004 y H'0005. Indique los valores sucesivos que toman los registros y posiciones de memoria afectados por la ejecución.

```
LD .R1, #100C ; 2 palabras
LD .R2, #1008 ; 2 palabras
SUB .R1, [.R2--] ; 1 palabra
DEC .R1 ; 1 palabra
ST .R1, #4[++.R2] ; 2 palabras
CMP .R1, .R2 ; 1 palabra
BNZ $-6 ; 1 palabra
MOVE [++.R2], [.R1++] ; 1 palabra
HALT ; 1 palabra
```

2 Sea un computador con palabras y direcciones de 32 bits, direccionamiento a nivel de byte y ordenamiento little-endian que ejecuta el siguiente fragmento de código en el que todas las instrucciones ocupan una palabra. Las direcciones de memoria 0 a 7 contienen los siguientes valores hexadecimales respectivamente: EF, FE, 00, 00, DF, FD, 00, 00.

```
LD .R2, #H'0008
LD .R4, [--.R2]
CMP .R4, #0
BZ $8
CMP .R2, #0
BNZ $-20
ADD [.R2--], .R4
HALT
```

Indique razonadamente los valores sucesivos que toman los registros y posiciones de memoria que se modifican durante la ejecución de las instrucciones.

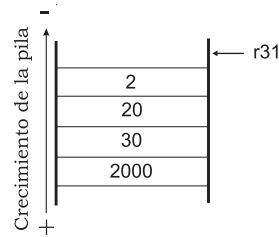
3 En un computador de 32 bits con direccionamiento a nivel de byte, en el que la pila crece hacia direcciones decrecientes y el puntero de pila apunta a la última posición ocupada, todas las instrucciones son de una palabra y la dirección de retorno de la subrutina se almacena en la pila.

Indique cómo se modifican los registros y posiciones de memoria en la ejecución del programa que se indica a continuación suponiendo que el PC contiene el valor 0 y las palabras almacenadas a partir de la posición H'1000 son: H'508, H'504 y H'500.

```
ORG 0
LD .SP, #H'2000
LD .R1, #H'1000
LD .R4, #H'0500
ADD .SP, #4
PUSH .R1
CALL [.R4]
BNZ $-16
HALT
```

```
ORG H'500
LD .R1, #4[.SP]
ADD .R1, #4
LD .R4, [.R1]
MOVE .R4, .R7
AND .R7, #H'FF
RET
```

4 Suponga un procesador con palabras de 32 bits y acceso a memoria a nivel de byte, en el que se utiliza el registro r31 como puntero de pila, apuntando éste a la primera posición libre de la pila. Indique razonadamente qué hacen las siguientes secuencias de instrucciones, suponiendo que en ambas el contenido de la pila es el que se muestra en la figura:



```
ld .r1, #8[.r31]
push .r1
add .r1, #4[.r31]
st .r1, #8[.r31]
```

```
ld .r2, #12[.r31]
sub .r2, #8[.r31]
pop .r1
add .r1, #12[.r31]
call [.r1]
```

5 Sea un computador con modelo de ejecución registro-registro cuyos únicos modos de direccionamiento son: inmediato, directo a registro e indirecto a registro. Programe el código equivalente a las instrucciones que se indican:

DBNZ .R1, #7[R4] ; Decrementa el primer operando y si el resultado no es cero salta al segundo operando.

SWAP .R1, #7[++.R2] ; Intercambia el contenido de R1 y de la posición de memoria indicada por el segundo operando.

6 Un computador de dos direcciones, con modelo de ejecución registro-memoria con palabra de 32 bits y direccionamiento a nivel de byte, dispone únicamente de direccionamiento inmediato, directo a registro e indirecto a registro. Realice los programas correspondientes a las instrucciones que se muestran a continuación para el computador indicado. Si es necesario utilice los registros RT1, RT2 y RT3 como registros auxiliares.

MOVE /1000,/2000

BZ #4[.R7]

ADD .R1, /1000, [#4[.R7++]]

7 Sea un computador de dos direcciones con modelo de ejecución registro-registro con palabra de 32 bits y direccionamiento a nivel de byte que dispone únicamente de direccionamiento inmediato, directo a registro e indirecto a registro. Realice los programas correspondientes a las instrucciones que se muestran a continuación para el computador indicado. Si es necesario utilice los registros RT1, RT2 y RT3 como registros auxiliares.

SUB /1000,#4[.R7++]

CALL [#4[.R7]]

OR [.R1], [#4[.R7++]]

BR #4[.R7++]

8 Para un computador de dos direcciones con modelo de ejecución registro-registro con palabra de 32 bits y direccionamiento a nivel de byte que dispone únicamente de direccionamiento inmediato, directo a registro e indirecto a registro, realice los programas correspondientes a las instrucciones que se muestran a continuación para el computador indicado. Si es necesario utilice los registros RT1, RT2 y RT3 como registros auxiliares.

ADD /1000,/2000

CALL #4[.R7]

SUB .R1, [#4[.R7++]]

9 Dado un computador con palabras y direcciones de 32 bits, 30 registros de propósito general y 500 instrucciones. Indique el formato de las siguientes instrucciones:

a) BR #8[.R7]

b) ADD [.R4], #4

c) ST .R4, /2000

d) LD.R4,#4[.R7]

10 Sea un computador con palabras y direcciones de 32 bits, 30 registros de propósito general y 500 instrucciones. Diseñe el mínimo número de formatos de instrucción que contenga las siguientes instrucciones:

BNZ #10[.R4]

BNZ \$10

ADD .R1, .R1, #4

LD .R4, #4[.R1]

ST .R1,/2000

11 Considere un computador de 32 bits y direccionamiento a nivel de byte, en el que la pila crece hacia direcciones decrecientes y el puntero de pila apunta a la primera posición libre. Todas las instrucciones del computador ocupan una palabra y la dirección de retorno de la subrutina se almacena en la pila. Dado el programa que se muestra a continuación, conteste a las siguientes preguntas. Suponga para ello que el programa principal está almacenado a partir de la dirección 0 y la subrutina a partir de la 500, que el SP tiene el valor 5000, y los datos almacenados en las direcciones 1000 a 1016 son 1, 2, 3, 4 y 5.

Programa principal:	Subrutina:	iteracion 1	iteracion 2
and .r1, #0	ld .r1, #8[.SP]		
ld .r2, #1000	ld .r2, #12[.SP]		
ld .r3, #5	ld .r3, #16[.SP]		
push .r2	add .r1, [.r3++]		
push .r3	sub .r2, #1		
push .r1	bnz \$-12		
ld .r4, #500	st .r1, #8[.SP]		
call [.r4]	ret		
pop .r1			
halt			

- 1.- Indique el contenido de la pila, registros (incluido el PC y el SP) y biestable Z una vez ejecutada la instrucción `call [.r4]`.
- 2.- Indique, junto al código, cómo se modifican los registros, biestables de estado y posiciones de memoria en la ejecución de las dos primeras iteraciones de la subrutina.
- 3.- Indique el contenido de la pila, registros (incluido el PC y el SP) y biestable Z una vez ejecutada la instrucción `ret`.

- 4.- ¿Qué modificaciones habría que realizar en el programa si no se dispusiera de direccionamiento relativo a registro índice? ¿Qué ventajas proporciona este modo de direccionamiento?
- 5.- Justifique si considera razonable el supuesto de que todas las instrucciones ocupen una palabra si las direcciones fueran también de 32 bits.

12 Programe en ensamblador del 88110 los fragmentos de programa equivalentes a las instrucciones del estándar ensamblador IEEE 694 que se indican a continuación. Utilice los registros r20 y r21 como registros temporales.

```
BC  [#4[.R7]]  
ADD  /1000, /2000, #4[.R8]  
PUSH [#4[.R8]]
```

13 Sea un computador de 32 bits cuyos únicos modos de direccionamiento son: inmediato, directo a registro e indirecto a registro. El modelo de ejecución es registro-registro y la memoria es direccionable a nivel de byte. Indique las secuencias de instrucciones equivalentes a las que se expresan a continuación en ensamblador del IEEE:

```
BR  #3[++.R1]  
  
MOV  [.R1], #7[.R2--]  
  
ADD  .R1, [.R2], #7[--.R4]  
  
DBNZ .R1, #7[.R4++] (Decrementa el primer operando y si el resultado no es cero  
                     salta al segundo operando)
```

14 Sea un computador de dos direcciones con modelo de ejecución registro-registro con palabra de 32 bits y direccionamiento a nivel de byte que dispone únicamente de direccionamiento inmediato, directo a registro e indirecto a registro. Realice los programas correspondientes a las instrucciones que se muestran a continuación para el computador indicado. Si es necesario utilice los registros RT1, RT2 y RT3 como registros auxiliares.

```
SUB  /1000, #4[.R7++]  
  
CALL [#4[.R7]]  
  
OR   [.R1], [#4[.R7++]]
```